

电力半导体模块测试方法

双极型晶体管臂和臂对

1 主题内容与适用范围

本标准规定了双极型电力晶体管臂和臂对模块的电特性、热特性和额定值的测试方法及热循环负载试验方法。

本标准适用于 5A 及 5A 以上外壳额定的 NPN 型电力晶体管模块。

只要改变电源和电表的极性, 本标准也适用于 PNP 型电力晶体管模块。

若适当规定温度规定点, 除绝缘电压检验方法外, 本标准其他测试方法也适用于双极型电力晶体管。

2 引用标准

GB 4728 电气图用图形符号

GB 7159 电气技术中的文字符号制订通则

3 术语

3.1 集电极—基极截止电流(I_{CBO})

发射极开路(即发射极电流 $I_E=0$)时, 在规定的集电极—基极电压下, 流过集电极—基极结的反向电流。

3.2 发射极—基极截止电流(I_{EBO})

集电极开路(即集电极电流 $I_C=0$)时, 在规定的发射极—基极电压下, 流过发射极—基极结的反向电流。

3.3 集电极—发射极截止电流(I_{CEO} 、 I_{CER} 、 I_{CEX})

基极开路(即基极电流 $I_B=0$)时, 在规定的集电极—发射极电压下, 流过集电极—发射极的电流。有时, 基极不是开路, 而在基极与发射极间接有一个规定的电阻器或一个规定的电路, 则相应的集电极—发射极截止电流分别用 I_{CER} 和 I_{CEX} 表示。

3.4 基极—发射极饱和电压(V_{BEsat})

在规定的基极电流或基极—发射极电压条件(基极电流或基极—发射极电压增加超过此条件时, 集电极电流基本保持不变)下, 基极与发射极之间的电压。

注: 这是当基极—发射极结和基极—集电极结均为正向偏置时, 基极与发射极之间的电压。

3.5 集电极—发射极饱和电压(V_{CEsat})

在规定的基极电流或基极—发射极电压条件(基极电流或基极—发射极电压增加超过此条件时, 集电极电流基本保持不变)下, 集电极与发射极之间的电压。

注: 这是当基极—发射极结和基极—集电极结均为正向偏置时, 集电极与发射极之间的电压。

3.6 正向电流传输比的静态值(h_{21E})

输出电压保持不变时, 直流输出电流与直流输入电流之比。

3.7 延迟时间(t_d)

从在晶体管的输入端施加使其从非导通态转变为导通态的脉冲起, 到在其输出端出现载流子产生

的脉冲止的时间间隔。

注：通常，此时间以分别对应于所施加脉冲及输出脉冲幅值的10%两点之间的时间间隔来度量。

3.8 上升时间(t_r)

晶体管从非导通态向导通态转变时，其输出端脉冲值分别达到规定的下限和上限两时刻之间的时间间隔。

注：通常，下限和上限分别为输出脉冲幅值的10%和90%。

3.9 开通时间(t_{on})

延迟时间与上升时间之和，即 $t_d + t_r$ 。

3.10 (载流子)贮存时间(t_s)

从施加于晶体管输入端的脉冲开始下降的点起，到载流子在其输出端产生的脉冲开始下降的点止的时间间隔。

注：通常，此时间以两脉冲幅值的90%点之间的时间间隔来度量。

3.11 下降时间(t_f)

晶体管从导通态向非导通态转变时，其输出端脉冲值分别达到规定的上限和下限两时刻之间的时间间隔。

注：通常，上限和下限分别为输出脉冲幅值的90%和10%。

3.12 关断时间(t_{off})

贮存时间与下降时间之和，即 $t_s + t_f$ 。

3.13 (关断)交迭时间(t_c)

晶体管从导通态向非导通态转变时，从集电极电压上升至其断态峰值的10%点起，到集电极电流脉冲下降至其通态峰值10%点止的时间间隔。

3.14 集电极—发射极维持电压 ($V_{CEO(sus)}$ 、 $V_{CER(sus)}$ 、 $V_{CEX(sus)}$)

基极开路(即基极电流 $I_B = 0$)时，在较大的集电极电流下的集电极—发射极击穿电压。在此集电极电流下，击穿电压对集电极电流的变化不敏感。

有时，基极不是开路，而在基极与发射极间接有一个规定的电阻器或一个规定的电路，则相应的集电极—发射极维持电压分别用 $V_{CER(sus)}$ 和 $V_{CEX(sus)}$ 表示。

3.15 集电极—基极击穿电压($V_{(BR)CBO}$)

发射极开路(即发射极电流 $I_E = 0$)时，集电极与基极间的击穿电压。

3.16 发射极—基极击穿电压($V_{(BR)EBO}$)

集电极开路(即集电极电流 $I_C = 0$)时，发射极与基极间的击穿电压。

3.17 集电极—发射极击穿电压 ($V_{(BR)CEO}$ 、 $V_{(BR)CER}$ 、 $V_{(BR)CEX}$)

基极开路(即基极电流 $I_B = 0$)时，集电极与发射极间的击穿电压。

有时，基极不是开路，而在基极与发射极间接有一个规定的电阻器或一个规定的电路，则相应的集电极—发射极击穿电压分别用 $V_{(BR)CER}$ 和 $V_{(BR)CEX}$ 表示。

3.18 集电极—基极电压(V_{CBO})

发射极开路(即发射极电流 $I_E = 0$)时的集电极—基极电压。

3.19 发射极—基极电压(V_{EBO})

集电极开路(即集电极电流 $I_C = 0$)时的发射极—基极电压。

3.20 集电极—发射极电压(V_{CEO})

基极开路(即基极电流 $I_B = 0$)时的集电极—发射极电压。

有时，基极不是开路，而在基极与发射极间接有一个规定的电阻器或一个规定的电路，则相应的集电极—发射极电压分别用 V_{CER} 和 V_{CEX} 表示。

3.21 (模块的)绝缘电压(V_{ISO})

模块的接线端子与外壳底板之间能够承受的工频交流电压。

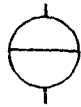
4 电路符号说明与测试一般要求

4.1 电路符号说明

本标准中采用的图形符号和文字符号遵循 GB 4728 和 GB 7159。



G——直流电压源；



G——直流电流源；



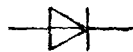
G——单极性脉冲电流源；



G——双极性脉冲电流源；



V——被测(受试)晶体管芯片；



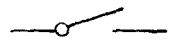
VD——二极管；



R——电阻器；



L——电感器；



S——开关；



PA——电流表；



PV——电压表；



PE——双踪示波器。

4.2 测试一般要求

4.2.1 试验电源